**KONSPEKT PRZEDMIOTU**

Semestr letni, rok akad. 2020/2021

|  |  |
| --- | --- |
| Nazwa przedmiotu | Architektura systemów komputerowych |
| Kierunek/-i studiów / rok studiów / semestr studiów | Informatyka 1/II |
| Tryb studiów | Stacjonarny |
| Forma zajęć | Wyklad |
| Liczba godzin | 30 |
| Koordynator przedmiotu: | dr hab. prof. AEH Mikołaj Aleksiejuk |
| Jakie są ogólne cele dydaktyczne tego przedmiotu? | Zdobycie wiedzy w zakresie: 1. podstaw działania i budowy układów cyfrowych, 2. zasady pracy systemu komputerowego, w tym podstawowych składowych: procesora, pamięci, podzespołów wejścia-wyjścia 3. architektury systemów komputerowych |
| Jak są kryteria zaliczenia tego przedmiotu? | Uzyskanie końcowej punktacji na egzaminie końcowym min. 40 pkt-ów (egzamin + laboratorium) przy spełnionym warunku: zaliczone zajęcia z laboratorium. |
| Jakie są kryteria zaliczenia tego przedmiotu na ocenę celującą? | Zaliczenie przedmiotu na ocenę celującą wymaga przedstawienia projektu końcowego znacząco wykraczającego poza kryteria na ocenę bardzo dobrą oraz uzyskanie co najmniej 95% z max ilości możliwych pkt-ów na egzaminie. |
| Pozostałe informacje, dotyczące tego przedmiotu, ważne dla studenta | Do egzaminu dopuszczeni są studenci, którzy mają zaliczone laboratoria |

|  |  |
| --- | --- |
| **ZAJĘCIA 1**  **(3 godz.)**  **Wprowadzenie do przedmiotu** | |
| Po tych zajęciach student (będzie znał/ wiedział/ umiał/ potrafił / rozumiał) | Efekty uczenia się:   1. Student będzie znał podstawowe pojęcia z architektury systemów komputerowych 2. Student będzie znał kamienie milowe w rozwoju systemów komputerowych 3. Student będzie znał modele architektoniczne i obliczeniowe systemów komputerowych |
| Treści zajęć | 1. Wprowadzenie do tematyki architektura systemów komputerowych.  2. Pojęcia organizacja i architektura komputerów.  3. Struktura i działanie  4. Ewolucja systemów liczących oraz rozwój systemów komputerowych. |
| Źródło/a do nauki treści z tych zajęć | Minimalne / obowiązkowe:  - Metzger P., Architektura komputerów zgodnych z IBM PC 2008  - Biernat J., Architektura komputerów, Oficyna wyd. Polit. Wroc. 2012  Rozszerzające / uzupełniające:  - Stallings W., Organizacja i architektura systemu komputerowego 2009 |

|  |  |
| --- | --- |
| **ZAJĘCIA 2**  **(3 godz.)**  **Reprezentacja danych w systemach komputerowych.** | |
| Po tych zajęciach student (będzie znał/ wiedział/ umiał/ potrafił / rozumiał) | Efekty uczenia się:  1. Student będzie znał pozycyjne systemy liczbowe i znakowe  2. Student będzie umiał przechodzić miedzy różnymi kodami systemu binarnego  3. Student będzie wiedział jak dokonuje się operacje arytmetyczne na liczbach w kodach binarnych |
| Treści zajęć | 1. Systemy liczbowe. System binarny, ósemkowy, heksagonalny.  2. Konwersje liczb całkowitych i ułamkowych dziesiętnych na kody binarne.  3. Operacje arytmetyczne na liczbach binarnych.  4. Liczby zmiennoprzecinkowe. Standard zapisu liczb zmiennoprzecinkowych IEEE-754.  5. Kodowanie znaków |
| Źródło/a do nauki treści z tych zajęć | Minimalne / obowiązkowe:  - Barczak A., Florek J., Sydoruk T., Elektroniczne Techniki Cyfrowe 2008  - Null L., Lobur J., Struktura organizacyjna i architektura systemów komputerowych, Helion 2014  Rozszerzające / uzupełniające:  - Stallings W.. Organizacja i architektura systemu komputerowego 2009 |

|  |  |
| --- | --- |
| **ZAJĘCIA 3**  **(3 godz.)**  **Elementy algebry Boole’a. Funkcje logiczne** | |
| Po tych zajęciach student (będzie znał/ wiedział/ umiał/ potrafił / rozumiał) | Efekty uczenia się:   1. Student będzie znał podstawy logiki cyfrowej i algebry Boole’a 2. Student będzie znał metody i techniki minimalizacji funkcji logicznych (boolowskich)   3. Student będzie rozumiał związek między wyrażeniami boolowskimi i odpowiadającymi im układami cyfrowymi |
| Treści zajęć | 1. Podstawy działania układów cyfrowych. 2 Zmienne i operacje logiczne. 3. Aksjomaty algebry Boole’a i prawa de Morgana. 4. Funkcje logiczne. Minimalizacja funkcji boolowskich. Realizacja funkcji logicznych. |
| Źródło/a do nauki treści z tych zajęć | Minimalne / obowiązkowe:  - Barczak A., Florek J., Sydoruk T., Elektroniczne Techniki Cyfrowe 2008  - Null L., Lobur J., Struktura organizacyjna i architektura systemów komputerowych, Helion 2014  Rozszerzające / uzupełniające:  - Stallings W.. Organizacja i architektura systemu komputerowego 2009 |

|  |  |
| --- | --- |
| **ZAJĘCIA 4**  **(3 godz.)**  **Kombinacyjne układy cyfrowe** | |
| Po tych zajęciach student (będzie znał/ wiedział/ umiał/ potrafił / rozumiał) | Efekty uczenia się:  1. Student będzie znał zasady podziału układów cyfrowych na układy kombinacyjne i sekwencyjne  2. Student będzie znał podstawowe układy kombinacyjne  3. Student będzie umiał zaprojektować proste układy kombinacyjne |
| Treści zajęć | 1. Podział na układy kombinacyjne i sekwencyjne. Kombinacyjne układy cyfrowych  2. Kombinacyjne układy cyfrowych  3. Projektowania kombinacyjnych układów logicznych opartą na analizie tablic Karnaugha. 4. Budowa złożonych układów kombinacyjnych |
| Źródło/a do nauki treści z tych zajęć | Minimalne / obowiązkowe:  - Barczak A., Florek J., Sydoruk T., Elektroniczne Techniki Cyfrowe 2008  - Null L., Lobur J., Struktura organizacyjna i architektura systemów komputerowych, Helion 2014  Rozszerzające / uzupełniające:  Stallings W., Organizacja i architektura systemu komputerowego 2009 |

|  |  |
| --- | --- |
| **ZAJĘCIA 5**  **(3 godz.)**  **Sekwencyjne układy cyfrowe** | |
| Po tych zajęciach student (będzie znał/ wiedział/ umiał/ potrafił / rozumiał) | Efekty uczenia się:  1. Student będzie znał podstawowe układy sekwencyjne  2. Student będzie znał pojęcie automatu i rozumiał jego działanie  3. Student będzie rozumiał jak funkcjonują programowalne układy cyfrowe |
| Treści zajęć | 1. Sekwencyjne układy cyfrowe  2. Abstrakcyjny model sekwencyjnych układów cyfrowych  3. Zasadnicze typy układów sekwencyjnych: przerzutniki, rejestry, liczniki  4. Programowalne układy cyfrowe zawierające zarówno układy kombinacyjne jak i sekwencyjne |
| Źródło/a do nauki treści z tych zajęć | Minimalne / obowiązkowe:  - Barczak A., Florek J., Sydoruk T., Elektroniczne Techniki Cyfrowe 2008 - Null L., Lobur J., Struktura organizacyjna i architektura systemów komputerowych, Helion 2014  Rozszerzające / uzupełniające:  - Stallings W.. Organizacja i architektura systemu komputerowego 2009 |

|  |  |
| --- | --- |
| **ZAJĘCIA 6**  **(3 godz.)**  **Struktura blokowa i model programowy komputera typu von Neymana** | |
| Po tych zajęciach student (będzie znał/ wiedział/ umiał/ potrafił / rozumiał) | Efekty uczenia się:  1. Student będzie znał struktura blokowa komputera typu von Neumana  2. Student będzie znał podstawowe architektoniczne i techniczne cechu mikroprocesora  3. Student będzie znał jakie elementy składają się na model programowy komputera von Neymana |
| Treści zajęć | 1. Struktura blokowa komputera typu von Neumana.  2. Podstawowe cechy architekturalne i techniczne mikroprocesorów.  3. Model programowy komputera typu von Neumana: format rozkazów, tryby adresowania, wykonywanie programów, |
| Źródło/a do nauki treści z tych zajęć | Minimalne / obowiązkowe:  - Metzger P., Architektura komputerów zgodnych z IBM PC 2008  - Null L., Lobur J., Struktura organizacyjna i architektura systemów komputerowych, Helion 2014  Rozszerzające / uzupełniające:  - Stallings W., Organizacja i architektura systemu komputerowego 2009 |

|  |  |
| --- | --- |
| **ZAJĘCIA 7**  **(3 godz.)**  **Asembler** | |
| Po tych zajęciach student (będzie znał/ wiedział/ umiał/ potrafił / rozumiał) | Efekty uczenia się:  1. Student będzie znał środowisko masm32  2. Student będzie znał budowę rozkazu i podstawowe rozkazy w środowisku masm32  3. Student będzie znał podstawowe tryby adresacji  4. Student będzie znał obsługę standardowego wejścia- wyjścia  5. Student będzie znał wykorzystanie rejestrów |
| Treści zajęć | 1. MASM32 – przykład asemblera dla procesorów 32 bitowych, 2. Obsługa standardowego wejścia-wyjścia. 3. Szkielet programu w języku assembler w środowisku MASM32. 4. Rejestry procesora 32 bitowego. |
| Źródło/a do nauki treści z tych zajęć | Minimalne / obowiązkowe:  - Metzger P., Architektura komputerów zgodnych z IBM PC 2008  - Irvine K. R.. Asembler dla procesorów Intel. 2003  Rozszerzające / uzupełniające:  - Stallings W. Organizacja i architektura systemu komputerowego 2009 |

|  |  |
| --- | --- |
| **ZAJĘCIA 8**  **(3 godz.)**  **Wykonywanie rozkazów** | |
| Po tych zajęciach student (będzie znał/ wiedział/ umiał/ potrafił / rozumiał) | Efekty uczenia się:  1. Student będzie znał w jaki sposób realizuje się rozkazy  2. Student będzie rozumiał na czym polega rozkazy skoku i rozgałęzienia  3. Student będzie rozumiał jak realizowane makra  4. Student będzie znał rodzaje przerwań |
| Treści zajęć | 1. Realizacja rozkazów arytmetycznych, logicznych, przesłań, przesunięć  2. Skoki i rozgałęzienia.  3. Budowanie makr.  4. Przesyłanie i zarzadzanie danymi  5. Przerwania |
| Źródło/a do nauki treści z tych zajęć | Minimalne / obowiązkowe:  - Metzger P.. Architektura komputerów zgodnych z IBM PC 2008  Rozszerzające / uzupełniające:  - Stallings W.. Organizacja i architektura systemu komputerowego 2009 |

|  |  |
| --- | --- |
| **ZAJĘCIA 9**  **(3 godz.)**  **Pamięci** | |
| Po tych zajęciach student (będzie znał/ wiedział/ umiał/ potrafił / rozumiał) | Efekty uczenia się:  1. Student będzie znał podstawowe rodzaje pamięci  2. Student będzie znał struktury organizacji pamięci operacyjnej (ze względu na typ wybierania)  3. Student będzie znał na czym polega DMA |
| Treści zajęć | 1. Układy i operacje wejścia-wyjścia 2. Typy i hierarchia pamięci.  3. Organizacja i architektura systemów pamięci.  4. Pamięć podreczna  5. Pamięci dynamiczne RAM. Pamięci ROM.  6. Układy DMA |
| Źródło/a do nauki treści z tych zajęć | Minimalne / obowiązkowe:  - Null L., Lobur J. Struktura organizacyjna i architektura systemów komputerowych, Helion 2014  Rozszerzające / uzupełniające:  - Stallings W.. Organizacja i architektura systemu komputerowego 2009 |

|  |  |
| --- | --- |
| **ZAJĘCIA 10**  **(3 godz.)**  **Architektury współczesnych komputerów** | |
| Po tych zajęciach student (będzie znał/ wiedział/ umiał/ potrafił / rozumiał) | Efekty uczenia się:  1. Student będzie znał podstawowe cechy architektury procesorów CISC i RISC  2. Student będzie potrafił podać przykłady systemów równoległych  3. Student będzie wiedział na czym polega klasyfikacja Flynna |
| Treści zajęć | 1. Architektury podstawowych typów procesorów: CISC i RISC  2. Procesory RISC i systemy równoległe. 3. Klasyfikacja Flynna systemów komputerowych. 4. Komputery wektorowe |
| Źródło/a do nauki treści z tych zajęć | Minimalne / obowiązkowe:  - Null L.. The Essentials of Computer Organization and Architecture, 2019  Rozszerzające / uzupełniające:  - Stallings W.. Organizacja i architektura systemu komputerowego, 2009 |